

ノート

アナログ・デジタル混在のプログラマブルデバイスの調査と評価

佐野 宏靖*¹⁾

Survey and evaluation of a programmable mixed-analog-digital device

Hiroyasu Sano*¹⁾

キーワード：FPGA, FPAA, PSOC, プログラマブルデバイス, アナログ・デジタル混在

Keywords：FPGA, FPAA, PSOC, Programmable device, Mixed -analog-digital

1. はじめに

製品サイクルが短くなっている現在では、要求仕様を満たす製品を短時間で開発することが重要である。開発期間を短くする手法の一つとして、回路をプログラムで修正でき、変更後すぐに検証できるプログラマブルデバイスを使うことがある。これらデバイスはより多くのアプリケーションに適用するため、デジタル回路だけでなくアナログ回路も盛り込んだデバイスが販売され始めている。

そこで、本研究ではアナログ・デジタル混在のプログラマブルデバイスの普及に備え、デバイスの特徴について把握する。プログラマブルデバイスとしては現在以下の3種類の製品があり、今回これらを調査対象とした。

— FPGA (Field Programmable Gate Array)

デジタル回路をプログラムで書き換え可能とした製品。A/D回路やモーター駆動回路を搭載している製品もある。

— FPAA (Field Programmable Analog Array)

アナログ回路をプログラムで書き換え可能とした製品。

— PSOC (Programmable System-on-Chip)

デジタル回路及びアナログ回路を搭載し、何れもプログラムで書き換え可能とした製品。マイコンを内蔵している。

2. 調査の結果および考察

図1に示すように、チップの特徴からFPGA, FPAA, PSOCはターゲットとしている市場が異なっている。これは主として搭載しているアナログ回路規模とデジタル回路規模に依存している。

「アナログ回路搭載のFPGA」は個別ICかASICで組んだ構成と比較してコストが高いため、FPGA業界全体でみると広くは普及していない。だが、A/D回路や電源回路などのアナログ回路を搭載した中～小規模のFPGAは、ASICと比較してコストが抑えられるアプリケーション（電源制御など）があるため普及しつつある。

「FPAA」は規模の大きいアナログ回路が組めるが、デバイス単価が高い。例えば8bit SAR 200KSPsの2ch ADCと2

つのアクティブLPFを組む場合でFPAAと個別ICを比較すると、FPAAの方が7～8倍高くなる。そのため、基板面積の削減又はダイナミックにフィルタ及びゲインの変更を必要とする等のアプリケーションがないと普及は難しい。

「PSOC」は汎用IP Core (USBコントローラなど) やアナログ回路をGUI (Graphical User Interface) で取捨選択してデバイス内部の構成を決めることができ、比較的導入が容易である。簡単なコントローラとアナログ周辺回路が必要な場合はPSOCが有利なため、静電容量式タッチセンサのコントローラとして携帯機器などで普及している。

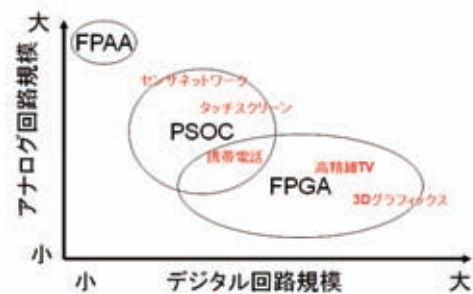


図1. プログラマブルデバイスの特徴とターゲット

PSOCとFPGAの設計思想は異なる。PSOCは「汎用IP Coreをつなぎ合わせる」、これに対してFPGAは「IP Coreを作りつなぎ合わせる」という思想である。PSOCは搭載できるデジタル回路規模が小さく、組める回路の制約も多いので、回路規模の大きいIP Core（暗号化回路など）をハードウェアとしては搭載できずソフト処理とせざるを得ないが、FPGAでは大きな回路規模が搭載できるので、暗号化回路をソフト処理でもハードウェア処理でも実現できる。それぞれ、機能、性能面ではデジタル、アナログ回路の適用できる範囲ですみわけができており、設計思想の違いがあるため、どちらかが淘汰されるほど競合することは今後しばらくはないと思われる。

3. プログラマブルデバイスを用いた試作

3.1 目的 上記調査よりプログラマブルICの応用範囲について把握したので、次にこれらICを使用した応用例を考える。今回はノイズを気にする音声通信のセンサ周辺

*¹⁾ 電子・機械グループ

回路で使用した場合を想定し検証する。評価項目は音声通信の「周波数帯域」、「ゲイン」、「S/N」とし、要求仕様は300Hz～4kHzの周波数帯域、ゲインは15～20dB、S/Nは60dB以上とした。以下に要求仕様に対するIC機能の比較を示す。

表 1. 要求仕様に対する IC 機能の比較

要求仕様項目	アナログ回路 搭載の FPGA	FPAA	PSOC
周波数帯域	○	○	○
ゲイン	×	○	○
S/N	未確認	○	○

上記比較表では FPAA と PSOC どちらを使用しても良いこととなるが、今回は参考書籍及び応用事例が少ない FPAA を使用し、応用事例を提示することとした。

3.2 機能 センサに応じた回路結線、周波数フィルタ、アンプゲインをプログラムで変更する機能を持つ。これにより、ひとつの回路でマイクロホンセンサやひずみゲージ、サーミスタなどの各種センサに対応できる。センサと同じ数だけのフィルタやゲインを用意する必要がないので、部品点数の削減につながると思われる。

3.3 内容 回路ブロックを図 2 に、詳細を以下に示す。

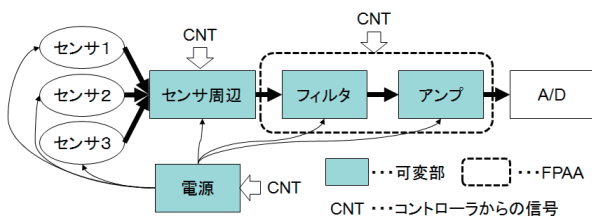


図 2. 回路ブロック

(1) 電源部 センサに供給する電圧を作る回路である。降圧型 DCDC コンバータのフィードバック抵抗を CNT 信号で制御するデジタル可変抵抗にしているので、降圧電圧を変更することができる。可変範囲は 5V～1.5V。

(2) センサ周辺部 センサに応じた回路結線および抵抗定数にする回路である。センサ周辺回路の結線方法を図 3 に示す。CNT 信号でアナログスイッチ (ON 抵抗 1Ω typ) を制御し結線方法を切り替え、デジタル可変抵抗 (R1～R4) の抵抗値を変更し、センサに応じた定数にする。結線方法は「(a) 抵抗分圧接続」「(b)ブリッジ接続」「(c) 直接接続」の 3 つである。このセンサ周辺部はセンサバイアス用の可変抵抗が FPAA に取り込めなかったため追加した。

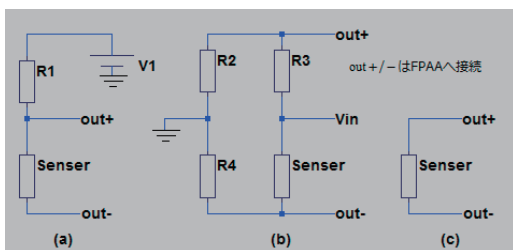


図 3. センサ周辺部回路

(3) プログラマブル IC 部 センサに対応したフィルタ周波数とアンプゲインに変更する回路である。CNT 信号経由で FPAA にデータをダウンロードする。

3.4 試作の結果および考察 試作基板を図 4 に示す。



図 4. 試作基板

スペクトラム・アナライザ (Agilent 4395A) を用いて、FPAA の通過特性を測定した。測定結果を図 5 に示す。

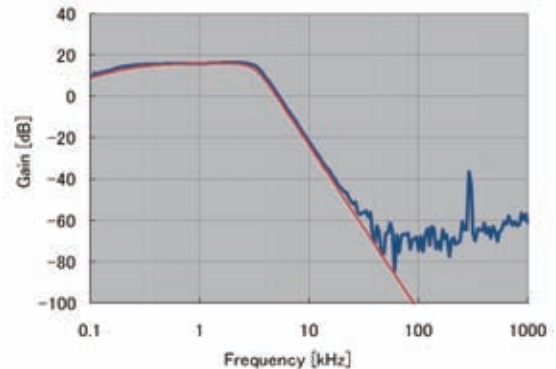


図 5. アンプ出力後の周波数特性実測値

図に示すデータの低域カットオフは 300Hz、広域カットオフは 4kHz、ゲインは 18dB である。電話などに使われるマイクロホンセンサの音声帯域アンプを想定した。S/N 比を 1kHz で測定すると 78dB となった。

要求仕様を満たしており音声通信の実用上では問題ないレベルと判断できる。これら結果より、ノイズを気にする部分でも音声帯域において FPAA を使用できることが検証できた。

4. まとめ

3 種類とも機能的にはアナログ回路規模性能、デジタル回路規模、マイコンの有無で、適用できる領域が住み分けされており、試作ないしは、小～中規模な量産には適用可能なレベルであることが確認できた。

FPAA はダイナミックにフィルタ及びゲイン変更を必要とする等の適当なアプリケーションが見つければ、普及が見込まれると思われる。

FPAA の音声帯域での適用実験を行い、所望の性能、機能が実現できることを確認した。

今後も引き続きアナログ・デジタル混在のプログラマブルデバイスの調査を進め、中小企業の支援に役立てる。

(平成 22 年 7 月 1 日受付, 平成 22 年 10 月 20 日再受付)

文 献

- (1) 相田泰志 : 「アナログ・プログラマブル・デバイスを活用しよう」, Design Wave Magazine, 2005 December, pp.70-82 (2005)